



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ
ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ ΚΑΙ ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ
ΤΟΜΕΑΣ ΤΕΧΝΟΛΟΓΙΑΣ ΠΛΗΡΟΦΟΡΙΚΗΣ ΚΑΙ ΥΠΟΛΟΓΙΣΤΩΝ
ΕΡΓΑΣΤΗΡΙΟ ΥΠΟΛΟΓΙΣΤΙΚΩΝ ΣΥΣΤΗΜΑΤΩΝ
www.cslab.ece.ntua.gr

Θέμα Διπλωματικής Εργασίας

ΥΛΟΠΟΙΗΣΗ ΕΠΕΞΕΡΓΑΣΤΗ RISC ΣΕ VERILOG

Στην παρούσα διπλωματική εργασία ζητείται η υλοποίηση ενός επεξεργαστή RISC σε γλώσσα Verilog. Η σχεδίαση θα βασίζεται σε απλοποίηση του επεξεργαστή MIPS όπως αυτή παρουσιάζεται στο βιβλίο [1].

Απαιτήσεις: Γνώση προγραμματισμού σε C και γενικές γνώσεις αρχιτεκτονικής υπολογιστών.

Πλεονεκτήματα: Η παρούσα διπλωματική αποσκοπεί στην εξοικίωση του φοιτητή με τις γλώσσες σχεδίασης υλικού και των σύγχρονων μεθόδων σχεδίασης υλικού. Επίσης παρέχει μία ολοκληρωμένη γνώση γύρω από τη χρήση σύγχρονων περιβαλλόντων σχεδίασης υλικού όπως αυτό της Xilinx ISE. Επιπλέον ο φοιτητής θα εξοικιωθεί σε βάθος με έννοιες που αφορούν την αρχιτεκτονική υπολογιστών (δομή εντολών, ροή δεδομένων, επικοινωνία με μνήμη και μονάδες Ε/Ε κ.α)

Για περισσότερες πληροφορίες: κτ. Ηλεκτρολόγων, 21.34B, τηλ. 2107721530, 2107722495.

Παπακωνσταντίνου Γεώργιος	papakon@cslab.ece.ntua.gr
Παναγόπουλος Ιωάννης	ioannis@cslab.ece.ntua.gr
Παυλάτος Χρήστος	pavlatos@cslab.ece.ntua.gr

Αναφορές:

- [1] David A. Patterson, John L. Hennessy, Nitin Indurkha “Computer Architectures: The hardware/software interface”